# 一种基于遗传算法的片上网络电压岛划分方法\*

刘 斌<sup>1</sup>,常振超<sup>1</sup>,张兴明<sup>1</sup>,闫佳佳<sup>2</sup>,易洪波<sup>1</sup>

(1. 解放军信息工程大学 信息工程学院, 郑州 450002; 2. 郑州大学 信息工程学院, 郑州 450000)

摘 要:针对片上网络电压岛划分的低能耗问题,提出一种基于遗传模拟退火算法的低能耗电压岛划分方法。 该方法通过改进遗传算法的编码方法将电压岛划分融入到 IP 核映射中,综合考虑电压岛划分和 IP 核映射对片 上总能耗的影响,通过遗传算法罚函数的设计保证了算法准确运行。仿真分析表明,在满足时间约束的条件下, 相比于经典的方法,该方法的总能耗更低。

关键词:片上网络;电压岛;IP核映射;遗传算法;低能耗

中图分类号: TP301.6 文献标志码: A 文章编号: 1001-3695(2012)10-3740-04 doi:10.3969/j.issn.1001-3695.2012.10.035

# Genetic algorithm based NoC voltage-frequency island partition method

LIU Bin<sup>1</sup>, CHANG Zhen-chao<sup>1</sup>, ZHANG Xing-ming<sup>1</sup>, YAN Jia-jia<sup>2</sup>, YI Hong-bo<sup>1</sup>

(1. Institute of Information Engineering, The PLA Information Engineering University, Zhengzhou 450002, China; 2. School of Information Engineering, Zhengzhou University, Zhengzhou 450000, China)

Abstract: To deal with the energy problem in voltage-frequency island partitioning, this paper proposed a low-power voltage-frequency island partition method based on genetic simulated annealing algorithm. After considering the effect on total energy consumption from both voltage-frequency island partitioning and IP core mapping, it re-designed the operator of genetic algorithm and penalty function. By improving coding method of genetic algorithm, it divided voltage islands into the IP core mapping. The experimental result shows that compared to classic methods, the proposed method has lower total energy consumption.

Key words: network on chip(NoC); voltage-frequency island; IP core mapping; genetic algorithm; low energy consumption

# 0 引言

随着片上网络(NoC)规模的扩大,全局异步局部同步 (globally asynchronous locally synchronous,GALS)时钟架构开始 应用于 NoC。该架构允许每个 IP 核都拥有不同的电压和频 率,从而为动态电压频率缩放(dynamic voltage and frequency scaling,DVFS)技术的实现提供了良好的平台<sup>[1]</sup>。但是为每个 IP 核都分配独立的电压和频率转换器件不仅造成庞大的系统 开销,而且增加系统设计的复杂度。让多个 IP 核共用电压和 频率转换器件能够减少电压和频率转换器的数量。这些共用 电压频率转换器的 IP 核即组成一个电压岛<sup>[2]</sup>,它们拥有独立 于片上其他 IP 核的电压和频率。电压岛的出现找到了片上资 源和能耗的平衡点,电压岛的划分直接影响总能耗。

文献[3]提出一种在 IP 核映射后进行电压岛划分的方法。 该方法在 IP 核映射的基础上进行,其结果依赖于 IP 核映射。 因此,该方法无法单独合并两个不相邻电压岛。当相邻电压岛 的电压都不相同时,文献[3]只能为每个 IP 核都配置最大的电 压值,无法降低能耗。文献[4]提出在 IP 核映射之前就确定各 个 IP 核的电压值,然后对这些带着电压值的 IP 核进行映射。 这样可以在映射时将电压值相同的 IP 核划分在同一电压岛

上,从而更好地降低能耗。然而通信能耗的确定又取决于 IP 核映射的结果。因此,文献[4]的做法有可能导致两个通信 量较大的 IP 核划分到不同的电压岛上,增加通信能耗。文献 [5]针对文献[4]中电压岛划分的通信能耗问题,提出在文献 [4]的电压岛划分结果的基础上再进行一次以降低通信能耗 为目的的电压岛划分。通过合并那些相互通信任务重的 IP 核到同一个电压岛上来降低通信能耗。但是文献[4]所得到 的电压岛划分的静态能耗是最低的,文献[5]的方法必然增 加静态能耗。与文献[4]一样,文献[5]仍然没有改变电压岛 划分和 IP 核映射的先后顺序,这样就必然存在 IP 核电压值 的确定无法全面考虑通信能耗的问题。由此可以看出,从总 能耗的角度出发,电压岛划分和 IP 核映射两者互相依赖对方 的结果,无论是将电压岛划分置于 IP 核映射之前<sup>[4-6]</sup>还是映 射之后<sup>[3]</sup>,都难以全面考虑两者对能耗的影响,很难得到最 优解。文献[7]提出将电压岛划分与 IP 核映射相结合,在 IP 核映射的同时进行电压岛划分来得到更好的能耗性能。该 方法用启发式算法逐步对 IP 核的位置进行优化,只能通过局 部优化来得到全局优化。该方法没有直接以能耗作为目标 函数,而是将影响能耗的因素作为代价函数来间接寻找能耗 最优解,效果不佳。

收稿日期: 2012-03-09; 修回日期: 2012-04-22 基金项目: 国家"863"计划重点资助项目(2009AA012201)

作者简介:刘斌(1986-),男,河南郑州人,硕士研究生,主要研究方向为片上网络低功耗设计(a98236@126.com);张兴明(1963-),男,河南新 乡人,教授,主要研究方向为片上系统、Web服务器;闫佳佳(1986-),女,河南巩义人,硕士研究生,主要研究方向为物联网节能技术;易洪波(1986-), 男,湖南湘潭人,硕士研究生,主要研究方向为片上网络映射.

电压岛划分问题解空间大且存在局部最优解,但是对实时 性要求不高。本文针对该问题的特点,改进了遗传模拟退火算 法的编/解码方法,采用遗传模拟退火算法解决该问题。相比于 文献[4,7],遗传模拟退火算法的求解时间长,实时性较差。但 是遗传模拟退火算法可以将电压岛划分和 IP 核映射的总体结 果作为个体进行优化,将电压岛划分与 IP 核映射相融合;而且 遗传模拟退火算法拥有全局搜索能力强、能够避免陷入局部最 优解的特点。因此,遗传模拟退火算法十分适合解决该问题。

# 1 NoC 电压岛划分问题

目前,多数的电压岛划分方法通过确定每个 IP 核的工作 电压来确定电压岛,本文同样采用这种方法。本文所描述的方 法以规则 Mesh 网络结构(行与列的维数相同)为例,假定 NoC 设计采用 XY 路由算法。

#### 1.1 能耗模型和延迟模型

片上网络的总能耗可分为 IP 核所产生的静态能耗、IP 核 之间的通信能耗和维持电压和频率转换器工作所需要的电压 岛能耗三部分。

1.1.1 静态能耗和电压岛能耗

对于 Mesh 网络上的节点 t<sub>i</sub>,其静态能耗由文献[3]给出, 其中静态能耗可表示为

$$E_{i}(V_{i}, V_{i}) = R_{i}C_{i}V_{i}^{2} + T_{i}k_{i}V_{i}e^{\left(-\frac{t}{S_{i}}\right)}$$
(1)

其中: $R_i$ 是 IP 核的工作周期数; $C_i$ 每个周期所产生的交换电容; $T_i$ 是空闲周期数; $k_i$ 是设计参数; $S_i$ 是工艺参数。电压岛能耗也由文献[3]给出,可表示为

$$E_{\rm VFI} = E_{\rm CLKGEN} + E_{\rm Vconv} \tag{2}$$

其中:其中 *E*<sub>CLKGEN</sub> 是频率转换器, *E*<sub>Vconv</sub> 是电压转换器。 1.1.2 通信能耗

在基于电压岛的 NoC 上, 从节点  $t_i$  传输 1 bit 信息到  $t_j$  所 需的能耗由文献[11]给出, 可表示为

$$E_{\text{bfl}}^{tdj} = \sum_{\forall r_s \in R_{ij}} E_{sr} \left(\frac{v_s}{V_{\text{max}}}\right)^2 + \sum_{\forall r_a \in R_{ij}} E_{ar} \left(\frac{v_a}{V_{\text{max}}}\right)^2 + \sum_{\forall l_{pq} \in P_{ij}} E_{lpq} \left[\frac{\min(v_p, v_q)}{V_{\text{max}}}\right]^2$$
(3)

其中: $E_s$ 表示路由节点在电压岛内传输 1 bit 信息的能耗; $E_a$ 表示路由节点在电压岛间传输 1 bit 信息的能耗; $E_l$ 表示链路 能耗; $r_s$ 是数据在电压岛内部传输的路由节点,其电压为  $v_s$ ; $r_a$ 是数据在电压岛之间传输的路由节点,电压为  $v_a$ ; $l_{pq}$ 是相邻的 两节点  $t_p$  与  $t_q$ 之间的链路,它属于  $t_i$  与  $t_j$ 之间的路由路 径  $P_{iio}$ 

1.1.3 总能耗

总能耗是上述三部分之和,可表示为

$$E^{\text{total}} = \sum_{\forall i_i \in T} E_i(V_i, V_{ii}) + \sum_{\forall i_i \in T} \sum_{\forall j_j \in T} C_{ij} E_{\text{bil}}^{l,ij} + N_{\text{VFI}} \times E_{\text{VFI}}$$
(4)

其中: $C_{ij}$ 表示节点 $t_i$ 与 $t_j$ 之间的通信量。

1.1.4 延迟模型

IP 核的时钟周期是它的工作电压和门限电压的函数,可 表示为

$$\tau_{i}(V_{i}, V_{ii}) = \frac{k_{i}V_{i}}{(V_{i} - V_{ii})^{\alpha}} \quad 1.2 \le \alpha \le 1.5$$
(5)

其中:α和 k<sub>i</sub> 是设计参数<sup>[8]</sup>。又因整个电压岛必须工作在同一频率下,那么电压岛 Q 的频率就可表示为

$$f_{Q} \leq \min_{i \in Q} \left\{ \frac{1}{\tau_{i}} \right\} \tag{6}$$

从节点 $t_i$ 到 $t_j$ 传输数据量为 $c_{ij}$ 的数据包总延迟 $t_{\text{latency}}(i,j)$ 可由文献[3]给出:

$$t_{\text{latency}}(i,j) = \sum_{k \in P} \frac{\mu_k}{f_k} + t_{\text{fifo}} \times \left\lceil \frac{c_{ij}}{W} \right\rceil$$
(7)

其中:W是带宽; $\mu_k$ 是信号通过节点 $v_k$ 的 FIFO 和链路所用的 周期数; $f_k$ 是 $v_k$ 所属的电压岛的频率; $t_{FIFO}$ 是信号在异步 FIFO 上的延迟。

#### 1.2 问题描述

本方法将电压岛划分融入到 IP 核映射当中,在 IP 核映射 的过程中将电压岛划分完成,同时得到 IP 核映射和电压岛划 分的结果。那么本方法要解决的问题可以描述为

由:

a) NoC 的 *N* 维规则 Mesh 拓扑结构 *T*(*T*,*L*);其中,*t<sub>i</sub>*(*i* = 1,2,3,…,*N*<sup>2</sup>) 是 Mesh 网络中包含路由器的节点,*l<sub>ij</sub>*(*i*,*j* = 1,2, 3,…,*N*<sup>2</sup>) 是连接 *t<sub>i</sub>*和 *t<sub>i</sub>*的链路。

b) IP 核通信任务图 *G*(*P*,*E*,*C*,*D*),用顶点 {*p<sub>i</sub>*,*i* = 1,2,3,
…,*M*}(*M* < *N*<sup>2</sup>)表示共有 *M* 个 IP 核参加映射,同时它们之间
的链路用有向边 {*e<sub>ij</sub>*,*i*,*j* = 1,2,3,…,*N*}表示,权值 {*c<sub>ij</sub>*,*i*,*j* = 1,
2,3,…,*N*}表示 IP 核 *p<sub>i</sub>* 与 *p<sub>j</sub>* 之间的通信量, {*d<sub>ij</sub>*,*i*,*j* = 1,2,3,
…,*N*}表示 IP 核 *p<sub>i</sub>* 与 *p<sub>j</sub>* 之间最大的通信延迟,即时间约束。

c) 各个 IP 核可能的工作电压 *V<sub>i</sub>*(*v<sub>i1</sub>*,*v<sub>2</sub>*,*v<sub>3</sub>*,…) 和相应的 门限电压 *V<sub>ii</sub>*(*v<sub>i1</sub>*,*v<sub>i2</sub>*,*v<sub>i3</sub>*,…) 。

解出:

a) 从 IP 核通信任务图 *G*(*P*,*E*,*C*,*D*) 到拓扑结构 *T*(*T*,*L*) 的映射 *φ*,使得 IP 核映射到不同的节点上。

b)每个 IP 核的电压值,从而确定整个 Mesh 网络的电压岛 划分。

使得: 满足时间约束条件下的总能耗 E<sup>total</sup>最小。

## 2 遗传模拟退火算法设计

遗传模拟退火算法结合了模拟退火算法的优点对遗传算 法进行改进。其总体运行过程与遗传算法类似。从初始群体 开始搜索全局最优解,先通过选择、交叉、变异等遗传操作来产 生下一组新的个体;然后独立地对所产生出的各个个体进行模 拟退火过程,以其结果作为下一代群体中的个体;反复迭代,直 至满足终止条件。本文针对电压岛划分问题的特点,对整个遗 传算法进行了改进。

#### 2.1 染色体编/解码方法

遗传算法中的染色体即个体,代表问题的一组解。本文以 规则 Mesh 网络结构为例来进行染色体的编码和解码。

图 1 为一个经过电压岛划分和 IP 核映射后的 2 维规则 Mesh 网络。该网络中,每个 IP 核的电压都有三种不同取值。 本文采用顺序编码方法将图 1 所示的网络编码为

$$\begin{pmatrix}
1 2 3 4 5 6 7 8 9 \\
2 5 7 1 8 3 6 9 4 \\
1 2 1 3 3 2 3 1 2
\end{pmatrix}$$

该矩阵的第一行元素表示 Mesh 网络中节点的序号,如5 代表节点 $t_5$ ;第二行元素表示映射在该节点的 IP 核通信任务 图 G(P, E, C, D)中的 IP 核;最后一行元素表示相应的 IP 核所 对应的电压值。例如在第一列中,第一行的"1"表示 Mesh 网 络中的第一个节点位置;第二行的"2"代表 IP 核 $p_2$ ;第三行的 "1"代表 IP 核 $p_2$  对应的电压值  $V_2(v_{21}, v_{22}, v_{23}, ...)$ 中的工作电 压 $v_{21}$ 和门限电压值  $V_2(v_{21}, v_{22}, v_{23}, ...)$ 中的门限电压 $v_{21}$ 。本 文以下部分简写该编码方式,只写下面对应的 IP 核和电压值, 省略 Mesh 网络的节点序号(即矩阵中的第一行),那么图 1 可 (257183694)

编码为 (<sup>257183694</sup>) 121332312)



# 2.2 染色体解码方法

由染色体个体可确定出 IP 核的映射情况,但是电压岛的 划分情况却不容易确定。对于规则的 2 维 Mesh 网络中 m 行 n列的节点  $t_i$ ,有  $i = N \times (m - 1) + n(1 \le m \le N, 1 \le n \le N)$ ,那么 由节点的序列号 i 可确定唯一的 m 和 n 的值,从而与节点  $t_i$  相 邻的节点  $t_i$ ,就可由式(8)给出:

x = N(m - 1 ± 1) + n ± 1 1≤m - 1 ± 1≤N, 1≤n ± 1≤N (8)
 由式(8)结合各个 IP 核的电压值,即可由染色体解码出电
 压岛的划分结果。电压岛划分的解码算法如下:

a)初始化电压岛的数量为零,初始化染色体数组和电压 岛数组,并且将两数组置为空。两数组的大小均为染色体的总 长度。

b)将染色体中的所有 IP 核按照节点序号从小到大顺序地 放入染色体数组中。

c)若染色体数组不空,顺序地从染色体数组中取出一个 IP核,将该IP核从染色体数组中删除并放入电压岛数组。将 电压岛的数量加1,进入步骤 d);否则,结束算法,输出电压岛 的数量值。

d)若电压岛数组不为空,那么从电压岛数组中取出 IP 核, 将该 IP 核从电压岛数组中删除,由式(8)可在染色体数组中找 出该 IP 核的所有相邻 IP 核,将电压值与该 IP 核相同的相邻 IP 核从染色体数组中删除并放入电压岛数组,回到步骤 d);否 则,输出该步骤中从电压岛数组中删除的所有 IP 核,这些 IP 核组成一个电压岛,回到步骤 c)。

#### 2.3 适应度函数

本算法的优化目标是求解最小能耗,适应度函数即设定为

$$F(x) = kE_{\max}^{\text{total}} - E^{\text{total}}(x)$$
(9)

其中:E<sup>total</sup>是所有个体中的最大能耗值,k为略大于1的参数。

## 2.4 遗传算子

遗传算子是遗传算法的核心内容,算子的选择和构造直接 影响算法的效果。它共包括选择算子、交叉算子和变异算子。 2.4.1 选择算子

采用比例选择算子,使用赌盘方法按照适应度的比例选取 个体。适应度越高,则被选中的概率越大。

#### 2.4.2 交叉算子

随机选取交叉位,对处于该位置的两个染色体上的基因进 行交叉,同时交换两个染色体上面的 IP 核和电压。交叉后的 染色体上如果有相同的 IP 核,那么将非交叉位上的 IP 核由原 来处在交叉位上的 IP 核取代。例如父代 (<sup>769451283</sup>)和(<sup>257183694</sup>),随机选中4号位作 为交换位,则交换所得的子代为(<sup>769154283</sup>)311323231)和 (<sup>257483691</sup>) (257483691) (21332313)。 2.4.3 变异算子

对每个交叉后的个体,采用概率 P<sub>mr</sub>进行映射变异,随机 选中染色体上的两个位置,互换 IP 核和电压值;采用概率 P<sub>mr</sub> 进行电压变异,选取染色体上的随机位置,等概率地改变该位 置的 IP 核电压值为该 IP 核所能够选取的任意电压值。

#### 2.5 罚函数

对于不满足时间约束的个体,对其适应函数使用罚函数 法。令  $F'(x) = dE_{max}^{total} - E^{total}(x)$ ,不满足时间约束的个体的适 应函数为

$$F(x) = \begin{cases} F'(x) & F'(x) > 0\\ 0 & F'(x) \le 0 \end{cases}$$
(10)

其中:d 为小于1 的设计参数。

#### 2.6 算法设计

基于上述染色体编/解码方法和遗传算子的设计,遗传模 拟退火映射算法可描述如下:

a) 随机生成含有个体数量为 M 的初始群体 P(0)。

b)初始化温度参数 T←T<sub>max</sub>,初始化进化计数器 t←0。

c)计算 P(t)中各个体的适应度函数,然后进行选择、交叉 和变异操作,有两个父代  $p_1$ 、 $p_2$ 产生子代  $c_1$ 、 $c_2$ ,以概率 p 将父 代作为下一代群体中的个体,以概率(1-p)接受子代作为下 一代群体中的个体。其中: $p = \frac{1}{1 + \exp\left(\frac{f_p - f_c}{T}\right)}$ 。式中, $f_p$ 和 $f_c$ 

分别为父代个体和子代个体所对应的目标函数。

d)判断终止条件,若不满足,更新当前温度  $T = \frac{T_0}{1+t}$ ,更新 计数器  $t \leftarrow t + 1$ ,回到步骤 c);否则,输出满足约束条件的最优 解,结束算法。

# 3 仿真实验

本文通过 MATLAB 进行仿真实验,将本方法与文献[4,7]

提出的方法进行归一化能耗和电压岛的规模(电压岛含 IP 核 数量)两方面的对比。

实验采用了四组应用进行仿真,分别是一个 MPEC4(9 核)的实例、由 TGFF 软件<sup>[9]</sup>产生的 16(4×4)核、25(5×5) 核和 64(8×8)核的伪随机 IP 核通信任务图。实验中用到的 IP 核所对应的电压值参见文献[3],对于任意的电压岛 i 都 有  $V_i$ (0.4,0.6,0.8,1.0,1.2)和  $V_{ii}$ (0.15,0.2,0.25,0.3, 0.35),路由节点在不同的电压岛间和电压岛内部传输 1 bit 信息的能耗由文献[10]给出。根据实验采用的电压值由式 (5)和(6)可得到相应的电压岛频率。实验中将本方法的种 群规模 M 设为 400,进化计数器设为 1 000。

# 3.1 归一化能耗对比

实验首先对每个应用实例随机产生 400 000 组映射和电 压岛划分结果,取其总能耗的平均值作为参考能耗;然后将本 文提出的方法与文献[4,7]进行比较,如表1所示。从实验数 据可以看出,将文献[4,7]与本方法相比时,文献[7]和本方法 得到的能耗分别比文献[4]低了 9.4%和 14.3%的归一化能 耗;随着 IP 核总数量的增加,文献[7]的能耗比文献[4]降低 的幅度由 3.5%增加到 14.2%,本文则从 3.7%增加到 24.8%,这说明将电压岛划分与 IP 核映射相结合的做法能够 得到更优的结果。同时,从表1中可以看出,在 IP 核总数量较 少时,相比于文献[7]本方法多得到了 0.2%的能耗降低,与文 献[7]的能耗接近;在 IP 核总数量较多时,本方法多降低了 10.6%的能耗,得到了较大幅度的能耗降低。这是因为当 IP 核的数量增加时,基于电压岛的 IP 核映射问题的解空间变大。 遗传模拟退火算法相比于启发式算法有更强的全局搜索能力, 从而得到更优的解。

比较项	随机	文献[4]	文献[7]	本文
9核	1	0.626	0. 591	0.589
16 核	1	0.664	0. 579	0.552
25 核	1	0.684	0.572	0.509
64 核	1	0.705	0.563	0.457
平均能耗	1	0.670	0. 576	0. 527

表1 各方法的归一化能耗对比

# 3.2 电压岛的规模对比

本实验在电压值划分为5个等级的情况下,以400000组 随机映射和电压岛划分结果的平均电压岛的数量作为参考,将 参与对比的各方法的电压岛的数量和电压岛的平均规模进行 比较,其结果如表2所示。

表2 各方法的电压岛规模对比

比较项	随机	文献[4]	文献[7]	本文
9核	6.9	4	4	5
16 核	11.8	5	7	6
25 核	18.0	8	10	11
64 核	45.1	13	18	21
电压岛的平均规模	5.5	13.5	10.6	9.8

从表中可以看出,随机划分的平均电压岛的规模为 5.5 个,电压岛的规模较小。经文献[4,7]和本方法优化后,电压 岛的平均规模分别增加了 245.5%、192.7%和 178.2%,优化 效果明显。相比于文献[7]和本方法,文献[4]由于在 IP 核映 射之前进行了电压岛划分,因此得到的电压岛的数量较少,电 压岛的平均规模最大。文献[7]采用局部优化的策略,间接进 行了电压岛数量上的优化,得到的电压岛的平均规模略小于本 方法。

从前面两项对比中可以看出,本文采用的遗传模拟退火算 法相比于文献[7],牺牲了求解时间,获得了更低的能耗,尤其 当IP核的数量大时,本算法的优势更为突出。

#### 4 结束语

本文分析了电压岛划分问题的特点,使用遗传模拟退火算 法将电压岛划分问题引入 IP 核映射中。实验结果表明,相比 于文献[4,7],本方法牺牲了求解时间,获得了更好的能耗性 能。本方法以 XY 路由策略为基础,目前,基于电压岛的 NoC 设计尚没有完善的路由策略。下一步工作将以低能耗为目标, 研究基于电压岛的 NoC 路由算法。

# 参考文献:

- [1] LIANG Guang, LILJEBERG P, NIGUSSIE E, et al. A review of dynamic power management methods in NoC under emerging design considerations [C]//Proc of NORCHIP. 2009:1-6.
- [2] JANG W, DING Duo, PAN D Z. Voltage and frequency island optimizations for many-core/networks-on-chip designs[C]//Proc of International Conference on Green Circuits and Systems. 2010:217-220.
- [3] OGARS U Y, MARCULESCU R, CHOUDHARY P, et al. Voltagefrequency island partitioning for GALS-based networks-on-chip[C]// Proc of the 44th Annual Design Automation Conference. New York: ACM Press, 2007: 110-115.
- [4] JANG W, DING Duo, PAN D Z. A voltage-frequency island aware energy optimization framework for networks-on-chip [ C ]//Proc of IEEE/ACM International Conference on Computer-Aided Design. [ S.
   l. ]: IEEE Press, 2008;264-269.
- [5] KAPADIA N, PASRICHA S. VISION: a framework for voltage island aware synthesis of interconnection networks-on-chip[C]//Proc of the 21st Edition of the Great Lakes Symposium on VLSI. New York: Association for Computing Machinery, 2011: 31-36.
- [6] 张剑贤,周端,杨银堂,等.处理器可靠性约束的电压频率岛 NoC 能耗优化[J].电子与信息学报,2011,33(9):2205-2211.
- [7] GHOSH P, SEN A. Energy efficient mapping and voltage islanding for regular NoC under design constraints [J]. International Journal of High Performance Systems Architecture, 2010, 2(3-4):132-144.
- [8] SAKURAI T, NEWTON A R. Alpha-power law MOSFET model and its applications to CMOS inverter delay and other formulas[J]. IEEE Journal of Solid-State Circuits, 1990, 25(2):584-594.
- [9] http://ziyang. eecs. umich. edu/ ~ dickrp/tgff/[EB/OL]. (2011-11).
- [10] KAHNG A B, LI Bin, PEH L S, et al. ORION 2.0: a fast and accurate NoC power and area model for early-stage design space exploration [C]//Proc of Conference on Design, Automation and Test in Europe. Belgium: European Design and Antomation Association, 2009: 423-428.
- [11] LEUNG L F, TSUI C H. Energy-aware synthesis of networks-on-chip implemented with voltage islands [C]//Proc of the 44th Annual Design Automation Conference. New York: Association for Computing Machinery, 2007:128-131.