

高动态下直扩接收机关键模块的设计与仿真^{*}

王 顶, 李军中, 徐林搏
(西北工业大学 电子信息学院, 西安 710129)

摘 要: 高动态给扩频信号带来较高的多普勒频移, 使伪随机码产生较大的动态时延, 很容易造成载波跟踪环和码跟踪环的失锁。为了提高跟踪环路的动态应力, 防止跟踪环路失锁, 在分析了捕获与跟踪原理的基础上, 提出了一种捕获与跟踪的设计方案。该方案捕获采用基于 FFT 的并行快速捕获算法, 载波环采用 2 阶锁频环 FLL (frequency locked loop) 辅助 3 阶锁相环 PLL (phase locked loop), 码环采用 2 阶延迟锁定环 DLL (delay locked loop)。MATLAB 仿真结果表明, 在高达 65 g 的视距动态应力条件下该设计也能够表现出其精确、稳定的性能。

关键词: 捕获; 跟踪; 高动态; 多普勒; 鉴相器

中图分类号: TP393.04 **文献标志码:** A **文章编号:** 1001-3695(2012)03-0991-03

doi: 10.3969/j.issn.1001-3695.2012.03.0052

Design and simulation of key module of DS-SS receiver in high dynamic

WANG Ding, LI Jun-zhong, XU Lin-bo
(School of Electronic & Information, Northwestern Polytechnical University, Xi'an 710129, China)

Abstract: High dynamic creates high Doppler shift to spread-spectrum signal and makes Pseudo-random code have a greater dynamic delay, which is likely to cause carrier tracking loop and code tracking loop out of lock. In order to improve the dynamic stress of the tracking loop and prevent tracking loop out of lock, this paper presented a design of the acquisition and tracking based on the analysis of the principle of the acquisition and tracking. MATLAB simulation results show the correctness of this design, and even if in a high dynamic conditions, this design can also have a precise and stable performance.

Key words: acquisition; tracking; high dynamic; Doppler; phase detector

0 引言

随着扩频通信技术在航天器、飞机、导弹等高速运动载体上的广泛应用, 对扩频信号的接收技术也提出了越来越高的要求, 这些高速运动载体上的扩频接收机需要能够在通信环境恶劣、运动速度比较高的条件下实现对具有低信噪比和高多普勒频移的扩频信号进行解扩解调。运用传统的通用扩频接收机^[1,2]来解决这一问题就变得非常困难, 要么使捕获设备极其复杂, 要么使捕获时间很长, 甚至捕获不到信号。因此, 需要对传统的直扩接收机中的捕获跟踪模块进行改进, 以满足新形势下的需求。

本文对直扩接收机的载波跟踪和捕获方法进行了分析, 并对捕获和跟踪环路进行了设计, 提出了一种新的方法, 改善了在高动态环境下直扩接收机的捕获与跟踪性能。

1 直扩接收机的捕获

扩频信号捕获的目的是利用伪码的相关性获取信号的多普勒频率和伪码相位的起始点粗估计值, 一般要求码相位误差在一个码元内, 多普勒频率能够满足跟踪环路的跟踪范围, 然后作为后续信号跟踪的初始设置值送入跟踪环路。

1.1 传统的滑动相关串行捕获方法

由于时钟差引起接收机与本地产生的伪随机码相对滑动,

在滑动过程中两码不重叠有相位差时, 自相关函数值急剧下降, 相关值很小 (近似为零), 相关器输出噪声; 当两码接近重合或重合时, 相位差趋近或等于零, 自相关函数值出现相关峰。一旦相关峰出现, 表明两码刚好重合, 经包络检波、积分后输出脉冲电压, 再与一个门限进行比较, 以此来判断本地码序列是否与接收伪码序列同步。如果未同步, 通过时钟控制电路更新本地码序列相位, 相对滑动 1 个或半个码片周期, 进行下一个检测。如此反复, 直到同步。当输出的脉冲电压超过门限时, 表示检测到码相位已经同步, 则停止搜索, 转入跟踪状态^[3], 如图 1 所示。

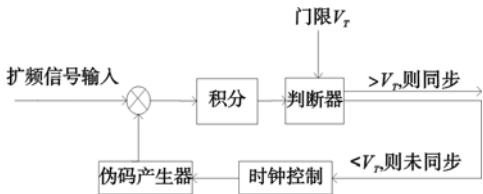


图1 滑动相关捕获方法的原理

1.2 基于 FFT 的捕获算法原理

传统的滑动相关捕获方法是一种线性搜索方法, 比较简单、自然, 然而由于它每次只搜索一个搜索单元, 而不是一组搜索单元, 因而它的搜索速度较慢, 难以满足高动态条件下的捕获要求。

基于 FFT 的捕获算法是一种并行搜索捕获算法, 可以在

收稿日期: 2011-08-25; 修回日期: 2011-09-28 基金项目: 航天支撑技术基金资助项目 (2009XW080002)

作者简介: 王顶 (1973-), 男, 陕西西安人, 副教授, 博士, 主要研究方向为宽带无线通信的高速数据传输 (wangd@nwpu.edu.cn); 李军中 (1985-), 男, 河南济源人, 硕士研究生, 主要研究方向为卫星通信与导航; 徐林搏 (1985-), 男, 陕西蓝田人, 硕士研究生, 主要研究方向为 OFDM 信号峰均比。

频率域和时间域内同时进行搜索,能够极大提高信号搜索速度,其算法^[4]流程如图 2 所示。

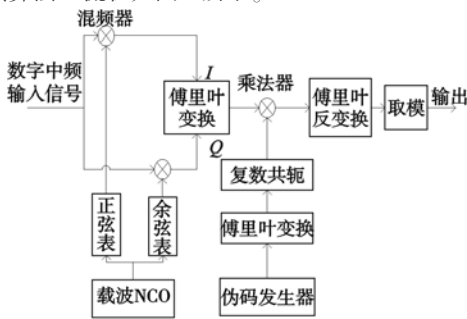


图2 并行码相位搜索捕获算法流程

由图 2 可知,数字中频信号先分别与 I 支路和 Q 支路上某一频率的复制正弦和复制余弦载波信号混频,再对复数形式的混频结果 $I+jQ$ 进行傅里叶变换,然后将变换结果与复制伪码傅里叶变换的共轭值相乘,接着将所得的乘积经傅里叶反变换得到时域内的相关结果,因此该算法实际上是利用傅里叶变换代替了数字相关器的相关运算,其数学推导如下:

设长为 N 点的两个周期性序列 $x(n)$ 与 $y(n)$ 的相关值 $z(n)$ 为

$$z(n) = \frac{1}{N} \sum_{m=0}^{N-1} x(m)y(m-n) \tag{1}$$

则 $z(n)$ 的离散傅里叶变换 $Z(k)$ 为

$$\begin{aligned} Z(k) &= \sum_{n=0}^{N-1} z(n)e^{-2\pi jkn/N} = \\ &= \sum_{n=0}^{N-1} \frac{1}{N} \sum_{m=0}^{N-1} x(m)y(m-n)e^{-2\pi jkn/N} = \\ &= \frac{1}{N} \sum_{m=0}^{N-1} x(m)e^{-2\pi jkm/N} \sum_{n=0}^{N-1} y(m-n)e^{2\pi jkn/N} = \\ &= \frac{1}{N} X(k) \overline{Y(k)} \end{aligned} \tag{2}$$

式中: $X(k)$ 、 $Y(k)$ 分别为 $x(n)$ 与 $y(n)$ 的离散傅里叶变换; $\overline{Y(k)}$ 为复数 $Y(k)$ 的共轭。将 $Z(k)$ 进行傅里叶反变换后,就可以得到对应于某一载波频点上的相关值 $z(n)$ 。

1.3 并行捕获算法的 MATLAB 仿真

一般情况下路基运动载体上的接收机所收到的载波信号的最大多普勒频移量为正负 10 kHz,若以中心频率为起始点,频率搜索步长为 1 kHz,则总共需要搜索 21 个频点,也即需要求出 21 个 $z(n)$ 值,然后在这 21 个 $z(n)$ 值中找出相关幅值 $|z(n)|$ 的峰值;若峰值超过捕获门限值,则表明接收机捕获到了信号,并且也从中获得了该信号的频率和码相位两个参数值。

在 PC 机上采用 MATLAB7.6 对该算法进行仿真。设输入数字中频信号的信噪比 SNR 为 -30 dB,多普勒频率设置为 -8kHz,对应于捕获算法频率搜索顺序中的 $i=3$ (中心频率对应于 $i=11$),码偏移量设置为 31 000 点,运用上述捕获算法,捕获结果如图 3、4 所示。

由图 3、4 可知,多普勒频率为 $i=3$ 对应的频率分量,码偏移量为 62 000 点中的第 31 000 点,捕获结果与输入的数字中频信号相同,这也就验证了该捕获算法的正确性,故可采用该算法作为直扩软件接收机的捕获算法。

2 直扩接收机的跟踪

扩频信号的跟踪应该包括载波跟踪环路与伪码跟踪环路

两个部分,其工作原理^[5-8]如图 5 所示。

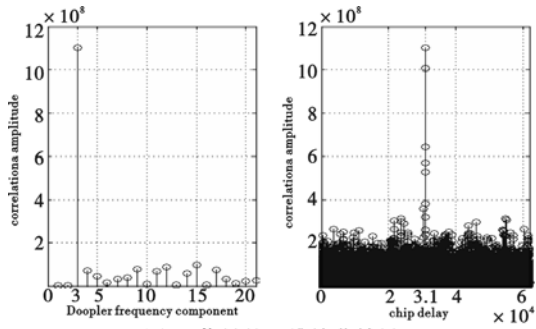


图3 信号的二维捕获结果

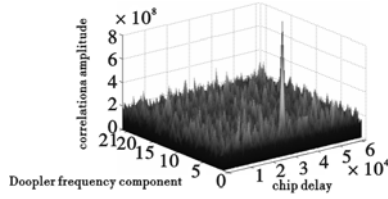


图4 信号的三维捕获结果

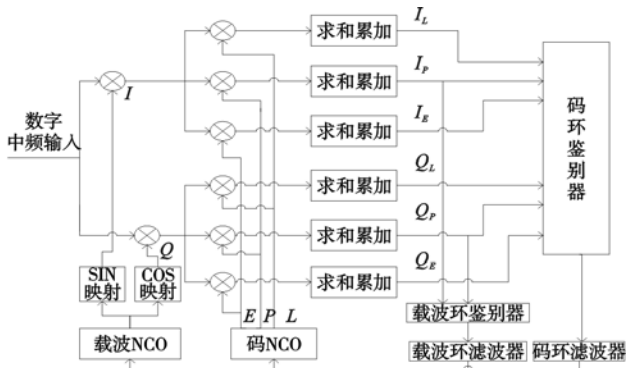


图5 信号跟踪环路结构

2.1 载波跟踪算法的原理与设计

锁相环(PLL)是常用的载波跟踪环路,PLL 是由鉴别器、放大器、环路滤波器和载波 NCO (numerical controlled oscillator) 组成,基本结构^[9]如图 6 所示。

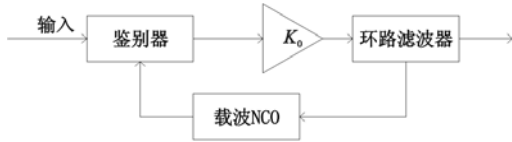


图6 载波跟踪环基本结构

PLL 通过测量本地载波和输入载波之间的相位差来复现输入信号的准确相位和频率^[10]。它采用较窄的噪声带宽,能比较紧密地跟踪信号,输出的载波相位测量值相当精确,并且解调出的数据比特错误率也较低,然而它对动态应力的容忍性较差,在高动态的应用条件下,跟踪环路容易发生失锁。

为了满足高动态条件下的应用要求,防止跟踪环路的失锁,本文提出了 2 阶 FLL 辅助 3 阶 PLL 的组合方案,其工作原理如图 7 所示。

图 7 中的锁频环(FLL)与锁相环(PLL)一样,也是由鉴别器、放大器、环路滤波器和载波 NCO 组成,只是它们鉴别器的鉴别算法不同,FLL 的基本结构如图 6 所示。

FLL 通过测量本地载波和输入载波之间的频率差来复现输入信号的近似频率^[9],其采用较宽的噪声带宽,动态性能较好,能够满足高动态下的载波跟踪要求。

因此, FLL 与 PLL 的组合方案能够使得载波环在动态性

较高的情况下牢固地锁定信号或者快速重捕或迁入信号。

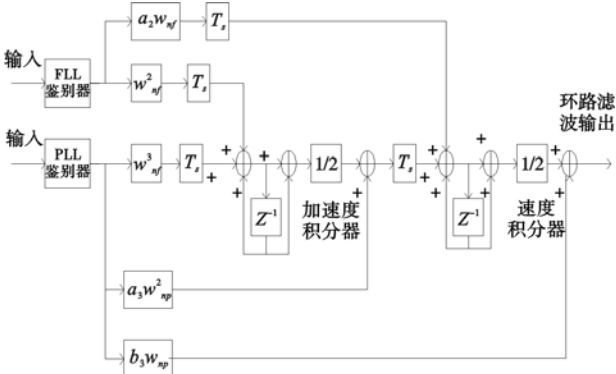


图7 2阶FLL辅助下的3阶PLL

该方案中,PLL 的鉴别器采用二象限反正切函数鉴相算法,它的离散时间型为

$$\phi_e = \arctan(Q_p/I_p)$$
(3)

当实际相位差异位于 $-90^\circ \sim +90^\circ$ 时,该鉴相器的工作保持线性,并且其输出的鉴相结果与信号幅值无关。

FLL 的鉴别器采用四象限反正切鉴频算法,其计算式为

$$w_e(n) = \arctan2(P_{\text{cross}}, P_{\text{dot}})/(t(n) - t(n-1))$$
(4)

其中:

$$P_{\text{dot}} = I_p(n-1)I_p(n) + Q_p(n-1)Q_p(n)$$
(5)

$$P_{\text{cross}} = I_p(n-1)Q_p(n) - Q_p(n-1)I_p(n)$$
(6)

2.2 伪码跟踪算法的原理与设计

伪码跟踪常使用延迟锁定环路 DLL,延迟锁定环路与载波跟踪环路中的 PLL、FLL 结构类似,也是由鉴别器、放大器、环路滤波器和载波 NCO 组成,只是鉴别器的鉴别算法不同,其基本结构如图 6 所示。

文献[10]对各种常用的伪码鉴别器的性能进行了比较和分析,本文以相关器间距 d 为 0.5 个码片的常规接收机为准,选择归一化超前减滞后幅值鉴别器,其鉴别算法为

$$\delta_{cp} = \frac{1}{2} \times \frac{\sqrt{I_E^2 + Q_E^2} - \sqrt{I_L^2 + Q_L^2}}{\sqrt{I_E^2 + Q_E^2} + \sqrt{I_L^2 + Q_L^2}}$$
(7)

其中: δ_{cp} 表示码相位差异,也就是复制的即时伪码落后接收伪码的相位值。

本设计选用 2 阶的 DLL 作为伪码跟踪环。

2.3 跟踪算法的 MATLAB 仿真

设载波频率为 1268.52 MHz,伪码速率为 10.23 MHz,码周期为 1 ms,信噪比 SNR 为 -30 dB,PLL 的带宽为 15 Hz,FLL 的带宽为 25 Hz,DLL 带宽为 5 Hz, T_s 为 1 ms,在多普勒初始速度 v_0 为 25 m/s,多普勒加速度 a 为 65 g(约为 637 m/s²)的高动态条件下,在 PC 机上采用 MATLAB 7.6 作如下仿真。

由图 8 可知,在高达 65 g 的视距动态应力条件下,图上各个时间点所对应的载波多普勒频移和码多普勒频移与通过式(8)计算出来的理论值完全不相符合,3 阶 PLL 的载波环与 2 阶 DLL 的码环完全处在失锁状态。

由图 9 可知,3 阶 PLL+2 阶 DLL 时的 PLL 与 DLL 的鉴相器输出趋向于发散状态,从另一方面也说明了,在高达 65 g 的视距动态应力条件下,3 阶 PLL+2 阶 DLL 将会处于失锁状态。

由图 10、11 可知,3 阶 PLL+2 阶 FLL 与 2 阶 DLL 时的 PLL、FLL、DLL 的鉴相器输出趋向于收敛状态,说明了在高达 65 g 的视距动态应力条件下,3 阶 PLL+2 阶 FLL 与 2 阶 DLL

可以实现对信号的跟踪和锁定。

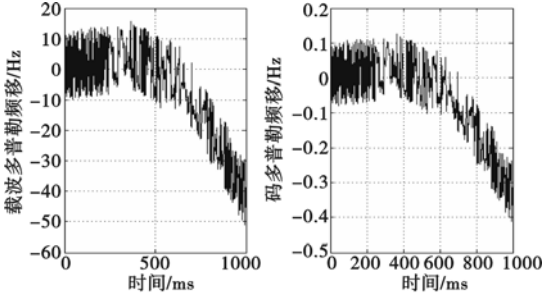


图8 3阶PLL、2阶DLL时的载波与码多普勒频移

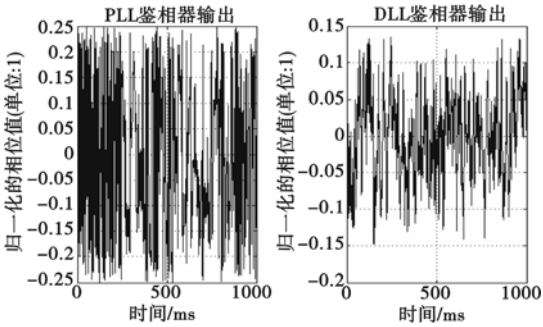


图9 3阶PLL、2阶DLL时的PLL与DLL鉴别器输出

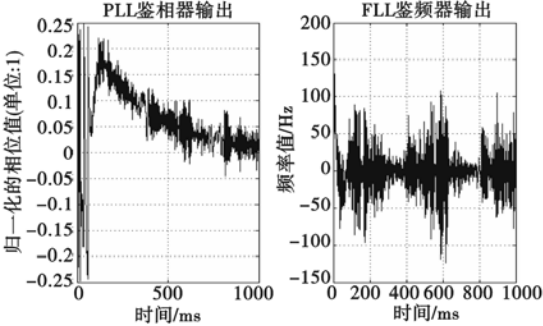


图10 3阶PLL+2阶FLL与2阶DLL时的PLL与FLL鉴别器输出

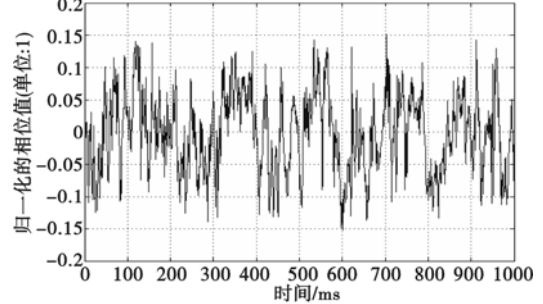


图11 3阶PLL+2阶FLL与2阶DLL时的DLL鉴别器输出

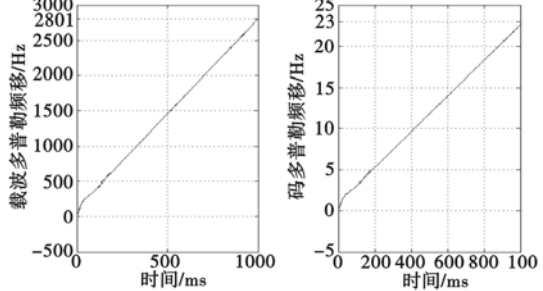


图12 3阶PLL+2阶FLL与2阶DLL时的载波与码多普勒频移

由图 12 可知,当时间值大于 0.1 s 时,各个时间点所对应的载波与码多普勒频移值与通过式(8)计算出来的理论值是一致的。例如,当时间为 1 s 时,从图可知,所对应的载波多普勒频移值约为 2801 Hz、码多普勒频移约为 23 Hz,而式(8)计算出来的值也是约为 2 801 Hz 与 23 Hz。

(下转第 1001 页)

图 6 表明了 BTT 性能补偿效率具有以下规律:随着 BTT 表项数量从 0 增至 4,CLPI 从 3.03% 下降至 0.66%,性能补偿明显;而数量从 4 增至 8 时,CLPI 仅从 0.66% 下降至 0.62%,补偿效果不明显。4 表项 BTT 的性能补偿效率为 78.28%,在较小的硬件代价上取得了显著的性能补偿效果。

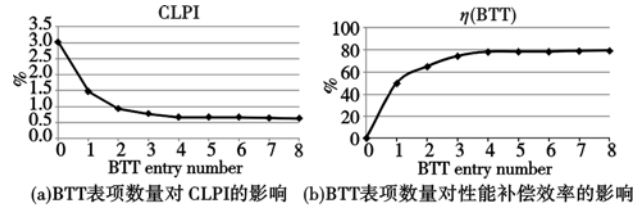


图6 BTT性能补偿分析

上述结论与表 1 给出的基准程序中每个循环包含非循环分支平均数量为 1.6 条的统计数据相吻合。因此选择 4 表项的 BTT 可以获得较好的成本功耗比。

3.3 循环过滤器和分支踪迹表设计下的 BTB 功耗节省效率和性能损失分析

从上述两步实验可以得到,在 128 表项 BTB 配置下,二重迭代循环过滤器和 4 表项分支踪迹表在减少约 71.9% BTB 功耗的同时, CPI 退化仅为 0.66%。综合成本、功耗、性能三方面,本文以此方案为最佳 LF 和 BTT 设计。图 7 为该配置下,Powerstone 各基准程序功耗节省效率。

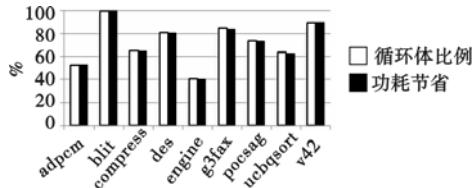


图7 基准程序功耗节省效率

图 7 表明,本文提出的 BTB 低功耗方法的功耗优化效率与程序中的循环体指令比例成线性关系,循环体指令比例越高,功耗节省越显著。因此,本方法对于循环比例高的程序功耗节省效果尤为明显。

(上接第 993 页)以上仿真结果从另一方面验证了 2 阶 FLL 辅助 3 阶 PLL 的载波环与 2 阶 DLL 码环能够满足高动态条件下的跟踪要求,即使处在高达 65 g 的视距动态应力条件下,也能够表现出精确、稳定的性能。

$$f_d = f \times (v_0 + a \times t) / c \tag{8}$$

式中: f_d 为多普勒频移; c 为光速; f 为载波频率或伪码速率。

3 结束语

本文针对扩频信号在高动态环境中的特点,研究了应用于高动态扩频接收机的扩频接收算法,包括扩频信号的载波捕获、码捕获、载波跟踪、码跟踪等环节的关键技术,提出了一种应用于高动态环境下的捕获、跟踪方案,最后的 MATLAB 仿真证明了该方案的合理性与可行性。

参考文献:

[1] KAPLAN E D, HEGARTY C J. Understanding GPS principles and applications[M]. 2nd ed. Norwood, MA: Artech House, Inc, 2006: 112-145.
[2] TSUI J B. Fundamentals of global positioning system receivers a software approach[M]. New Jersey: Wiley, 2005: 129-186.

4 结束语

本文提出了一种基于访问过滤和分支踪迹的 BTB 低功耗方案。针对嵌入式程序中循环体指令占大部分的特征,本文对循环体中的非循环类分支指令和顺序指令加以识别,并控制 BTB 的访问,从而减少 BTB 无效访问。本文通过纯硬件方法,仅增加较小的硬件成本,实现了 BTB 功耗的有效降低,并且设计复杂度较小,尤其适合于嵌入式处理器设计。

参考文献:

[1] 郑伟民, 汤志忠. 计算机系统结构[M]. 2 版. 北京: 清华大学出版社, 1998: 312-314.
[2] MANNE S, KLAUSER A, GRUNWALD D. Pipeline gating: speculation control for energy reduction[C]//Proc of the 25th Annual International Symposium on Computer Architecture. [S. l.]: IEEE Computer Society, 1998: 132-141.
[3] HENNESSY J, PATTERSON D. 计算机体系结构: 量化研究方法[M]. 4 版. 白跃彬, 译. 北京: 机械工业出版社, 2007: 379-380.
[4] WANG Shuai, HU Jie, ZIAVRAS S G. BTB access filtering: a low energy and high performance design[C]//Proc of IEEE Computer Society Annual Symposium on VLSI. [S. l.]: IEEE Computer Society, 2008: 81-86.
[5] PETROV P, ORAILOGLU A. Low-power branch target buffer for application-specific embedded processors[C]//Proc of Computers and Digital Techniques. 2005: 482-488.
[6] CHANG Yen-jen. Lazy BTB: reduce BTB energy consumption using dynamic profiling[C]//Proc of Asia and South Pacific Design Automation Conference. Piscataway: IEEE Press, 2006: 917-922.
[7] 喻明艳, 张祥建, 杨兵. 基于跳转访问控制的低功耗分支目标缓冲器设计[J]. 计算机辅助设计与图形学学报, 2010, 22(4): 695-670.
[8] 陈志坚. 高性能低功耗嵌入式 CPU 关键技术研究[D]. 杭州: 浙江大学, 2011.

[3] 黄振, 陆建华, 杨士中. 基于 DMF 直扩系统捕获性能的研究[J]. 电路与系统学报, 2002, 7(1): 92-95.
[4] 谢钢. GPS 原理与接收机设计[M]. 北京: 电子工业出版社, 2009: 372-374.
[5] RINDER P, BERTELSEN N. A single frequency GPS software receiver [D]. Danish: Aalborg University, 2004: 25-48.
[6] 言峰, 谢憬, 毛志刚. GPS 载波跟踪环路设计[J]. 电子测量技术, 2008, 31(11): 140-143.
[7] ALAQEEL A. Global position system signal acquisition and tracking using field programmable gate arrays [D]. Athens: Ohio University, 2002: 63-81.
[8] YEN J B. Fundamentals of global positioning system receivers: a software approach[M]. Washington DC: Wiley, 2004.
[9] 曹家昆. GPS 软件接收机的捕获与跟踪技术研究[D]. 西安: 西安理工大学, 2010: 42-43.
[10] 杨俊, 武奇生. GPS 基本原理及其 MATLAB 仿真[M]. 西安: 电子科技大学出版社, 2006: 1-199.
[11] KAPLAN E D. GPS 原理与应用[M]. 寇艳红, 译. 北京: 电子工业出版社, 2007: 1-180.
[12] KAPLAN E D. Understanding GPS principles and applications[M]. Boston: Artech House, Inc, 1996: 153-199.